

# 以整數線性規劃法解決全客戶式超大型積體電路增量式平面規劃

許育源 江峻瑋 程仲勝

大葉大學資工系

大葉大學資工系

大葉大學資工系

r9906008@mail.dyu.edu.tw

r9706027@mail.dyu.edu.tw

jscherng@mail.dyu.edu.tw

## 摘要

平面規劃是實體設計最重要的步驟之一，但因電路系統設計日趨複雜，難以直接設計出一個最佳的平面規劃結果，因此很可能需反覆執行平面規劃，以求得一個較佳的結果，但這會增加佈局所需的時間。為了縮短重複進行平面規劃的時間，增量式平面規劃(incremental floorplanning)策略因此被提出。

本論文以數學規劃法(mathematical programming)解決增量式平面規劃問題，嘗試達到佈局最佳化以保障系統效能為目標。線性規劃式子中考量一個能達到修改模組大小、保留閒置空間及控制網列連線長度的多目標函式，而此目標函式同時受制於幾個限制式，並在不改變模組間拓撲關係及不增加整體晶片面積之條件下，找出最佳佈局結果。以上整數線性規劃以 LINGO 軟體求其解。實驗結果顯示所提出的增量式平面規劃系統確實可有效的修改模組維度，並控制網列連線長度。

**關鍵字：**平面規劃、增量式平面規劃，數學規劃法。

## 1. 簡介

以往平面規劃是積體電路設計後端實體設計的最前面步驟之一，亦是引導整個實體設計朝向佈局最佳化最重要的步驟。因此平面規劃結果的好壞攸關佈局結果之良窳[1-3, 8]。然而隨著科技的日新月異，電路系統日趨複雜，使得傳統進行單次平面規劃越來越難以顧全面積、時序、功率等之佈局效能，以致造成實體佈局結果不良。因此，許多學者提出增量式平面規劃的觀念[4-7]，藉由增量式平面規劃系統的建立，有效地重複進行多次電路平面規劃。

在本文中，我們嘗試使用數學規劃法來發展增量式平面規劃系統。雖然數學規劃法較一般演算法費時，但由於欲解決之增量式平面規劃問題所牽涉之需修改模組數較少且其可移動之範圍非常有限，再加上數學規劃法較容易在設計者提出之不同限制條件下找出相對問題之最佳解，並可由規劃法解答中觀察分析出問題之特性與本質，以利於往後設計其他演算法之準則。

## 2. 問題描述

令  $B = \{b_1, b_2, b_3, \dots, b_n\}$ ，為  $n$  個矩形模組之集合，而平面規劃的問題為擺放上述電路模組在晶片上並且保證這些電路模組彼此間不互相重疊，使其得到一高為  $H$ 、寬為  $W$ 、面積為  $A$  的矩形平面規劃圖，且目標為面積越小越好。而增量式平面規劃則是以一平面規劃圖  $F$  為其初始解，找出電路中增量模組與相鄰模組的拓撲關係後，再以移動模組方式做增量動作，在不增加整體晶片面積之條件下，找出最佳模組增量後之佈局結果  $G$ 。

在不影響晶片面積、繞線長度以及整體電路模組間的拓撲關係，再藉由線性規劃演算法容易求得最佳解特點，找出欲增量模組與相鄰模組的拓撲關係後並建立數學規劃法模型，以得到最後的平面規劃結果。

### 3. 整數線性規劃

在此節中說明如何使用整數線性規劃來解決所提增量式平面規劃問題。首先需先求出每一個需擴增模組左右垂直邊和上下水平邊可擴增範圍。增量式平面規劃所處理的模組擴增問題為二維最佳化問題，亦即模組可同時朝垂直及水平方向擴增，但為了能利用整數線性規劃來解決問題，將藉由處理一連串一維擴增問題以解決此二維擴增問題；換言之，可先處理增量模組朝垂直方向擴增後，再處理其往水平方向擴增，如此交錯進行直至滿足每個增量模組所需擴增面積或無法擴增為止。以下以圖 1 為例說明如何將垂直方向一維擴增問題以整數線性規劃加以描述。水平方向一維擴增問題與垂直方向類似，故不贅述。

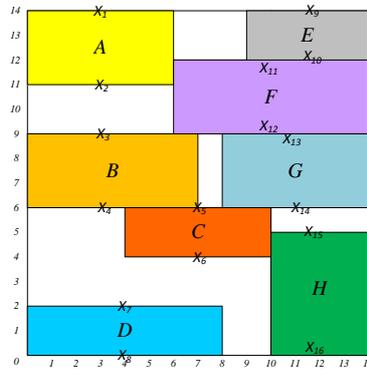


圖 1 初始平面圖

圖 1 為由 8 個模組(編號 A~H)所組成的初始平面圖，圖中白色部分為閒置空間，整個平面圖座落在 14 x 14 的格線座標上，假設模組 A 及 C 欲分別增量 24 及 36 個單位。求出模組 A 及 C 左右垂直邊和上下水平邊可擴增的範圍及與鄰近模組拓樸關係後，將列出垂直方向一維擴增問題之整數線性規劃目標函數及其限制式：

目標函數：

$$Objective = \max(\alpha \times \text{minslack} + \beta \times \text{totalslack} + \gamma \times \text{total\_}\Delta\text{area} + \delta \times \text{total\_}\Delta\text{ wirelength}) \quad (1)$$

式子(1)中  $\alpha$ 、 $\beta$ 、 $\gamma$  及  $\delta$  為權重值， $\text{minslack}$  為所有擴增模組邊界於擴增移動後之最小閒置空間剩餘量、 $\text{totalslack}$  為所有擴增模組邊界於擴增移動後之最小閒置空間總和、 $\text{total\_}\Delta\text{area}$  為實際總擴增面積及  $\text{total\_}\Delta\text{ wirelength}$  為模組元件間的繞線長度。目標函數受制於以下 7 個限制式：

(1) 位移限制

$$lower_j \leq X_j$$

$$X_i \leq upper_i$$

(2)

式子(2)中  $X_i$  和  $X_j$  分別為整數變數代表需增量模組之上下邊界，為模組增量時可擴增的最大範圍；而  $lower_i$  及  $upper_j$  為固定常數，代表增量模組邊界  $X_i$  或  $X_j$  所鄰近的模組邊界或晶元邊界。以圖 1 為例，此限制可列出以下式子：

A 模組可增量範圍

$$X_1 \leq 14$$

$$X_2 \leq 11$$

B 和 C 模組可增量範圍

$$X_3 \leq 9$$

$$X_5 \leq 6$$

$$X_6 \geq 2$$

(2) 垂直限制

$$X_i \leq X_j \quad (3)$$

式子(3)  $X_i$ 和 $X_j$ 為分別屬於不同模組的上及下邊界變數，其目的為確保模組在增量過程中彼此不會相互重疊。圖 2 為以圖 1 所建立模組間的限制關係。以圖 1 為例，此限制可列出以下式子：

$$\begin{aligned} X_3 &\leq X_2 \\ X_5 &\leq X_4 \\ X_7 &\leq X_6 \end{aligned}$$

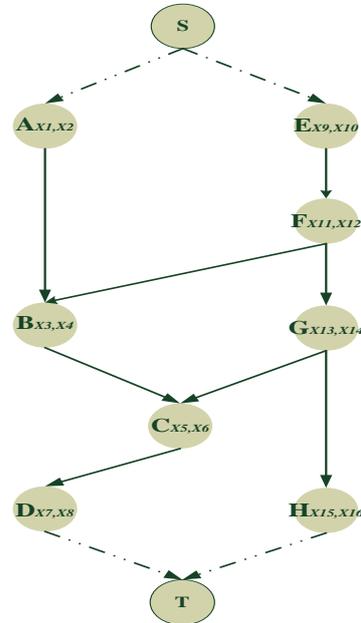


圖 2 垂直限制圖

(3) 邊界擴展限制

$$\begin{aligned} E_{ij} &\geq X_i - lower_i \\ E_{ij} &\geq upper_j - X_i \\ ME_{ij} - E_{ij} &\geq minslack \end{aligned}$$

(4)

式子(4)中 $E_{ij}$ 及 $minslack$ 皆為一整數變數， $ME_{ij}$ 為事先給定之固定常數， $X_i$ 及 $X_j$ 分別代表同一增量模組上及下邊界。整個式子(4)配合目標函數(1)可使得需增量模組能實際向上及向下增量。以圖 1 為例，此限制可列出以下式子：

$$\begin{aligned} E_c &\geq (X_5 - 6) \\ E_c &\geq (4 - X_6) \\ 14 - E_c &\geq minslack \end{aligned}$$

(4) 增量面積限制

$$width_m \times [(X_i - X_j) - hight_n] \leq \Delta A_m \quad (5)$$

式子(5)中 $X_i$ 及 $X_j$ 分別代表某一增量模組 $m$ 之上及下邊界。 $width_m$ 代表增量模組 $m$ 之寬度，而 $\Delta A_m$ 為其所需增量面積。以圖 1 為例，此限制可列出以下式子：

模組 A 預計擴增面積

$$6 \times [(X_1 - X_2) - 2] \leq 24$$

模組 C 預計擴增面積

$$6 \times [(X_5 - X_6) - 2] \leq 36$$

(5) 邊長限制

$$upper_i - lower_i = height_n \quad (6)$$

式子(6)中  $upper_i$  及  $lower_i$  分別代表被增量模組所影響的模組  $n$  之上及下邊界。 $height_n$  代表模組  $n$  之高度。此限制式目的是將欲增量模組鄰近模組移動使閒置空間增加並確保不被改變。以圖 1 為例，此限制可列以下式子：

$$\begin{aligned} X_3 - X_4 &= 3 \\ X_7 - X_8 &= 2 \end{aligned}$$

(6) 比例限制

$$min\% \leq Aspect\ ratio \leq max\% \quad (7)$$

式子(7)中  $min\%$  及  $max\%$  分別代表限制欲增量模組  $m$  寬、高比例範圍。 $Aspect\ ratio$  為  $min$  (寬) /  $max$  (高) 代表某一增量模組  $m$  之增量後寬高比。其目的是為使模組在增量時寬高比不會產生極大差異以及考慮繞線長度避免過度增加。如圖 3 虛線範圍內為模組  $C$  擴增時容許之範圍。以圖 3(a) 為例，擴增後(實線矩形)超出虛線範圍，此違反比例限制；圖 3 (b) 為擴增後(實線矩形)仍位於虛線範圍內，因此符合比例限制。

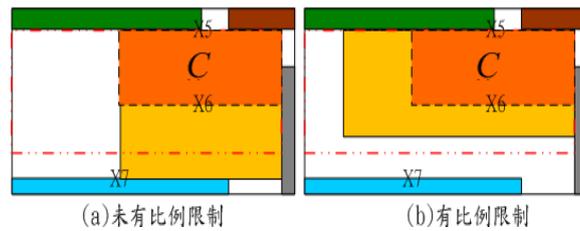


圖 3 Aspect ratio 示意圖

(7) 總繞線長度限制

本文使用半周長估計網列長度，計算方式為  $(max_x - min_x) + (max_y - min_y)$ 。如圖 4 所示  $A(X_a, Y_a)$ 、 $B(X_b, Y_b)$ 、 $C(X_c, Y_c)$ 、 $D(X_d, Y_d)$ 、 $E(X_e, Y_e)$  五點座標為網列上的五個點，其半周長為  $(X_e - X_a) + (Y_b - Y_c)$ 。

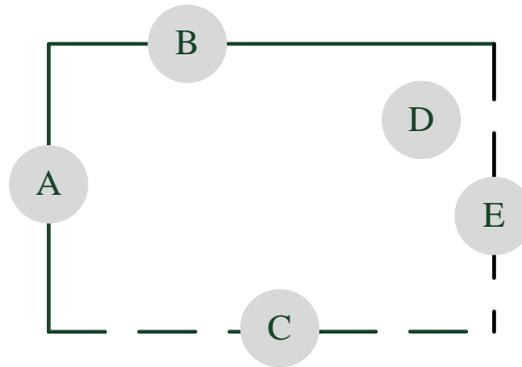


圖 4 半周長(實線/虛線)示意圖

在模組增量過程中隨著模組的變化和移動，可能讓網列產生變化，為了能夠有效計算變更時繞線的長度變化，需考慮下列三種網列的狀態：

(a) 變更模組位於網列內，如圖 5(a)所示  $A(X_a, Y_a)$ 、 $B(X_b, Y_b)$ 、 $C(X_c, Y_c)$ 、 $D(X_d, Y_d)$ 、 $E(X_e, Y_e)$  五點座標為網列上的五個點，以半周長寬度為例  $w_{init} = (max_x - min_x)$ ，變更模組在運算過程中，模組中心移動未超出網列的 bounding box 範圍，則不使原始網列的長度增加，倘若模組中心點超出網列之 bounding box 範圍則會使網列長度增加，以圖 5(b) 為例，模組  $D$  在運算後新的網列長度  $w_{new} \geq w_{init}$ ，超出原始網列長度範圍，使得網列之 bounding box 範圍變大，則代表網列長度增加。

(b) 變更模組位於網列邊界，如圖 5(c)，模組中心在中心點位置足以影響原始網列長度甚遠，若變更模組在運算後網列長度大於原始網列長度，則網列長度將會變長，圖 5(d)為例，模組A在運算後新的網列長度 $w_{new} > w_{init}$ ，超出原始網列長度範圍，使得網列之bounding box範圍變大，則代表網列長度增加；若在運算後網列長度小於原始網列長度，則網列長度將會變短，圖 5(e)為例，模組A在運算後新的網列長度 $w_{new} < w_{init}$ ，超出原始網列長度範圍，使得網列之bounding box範圍變小，則代表網列長度減少；若在運算後網列長度等於原始網列長度，則網列長度將不變。

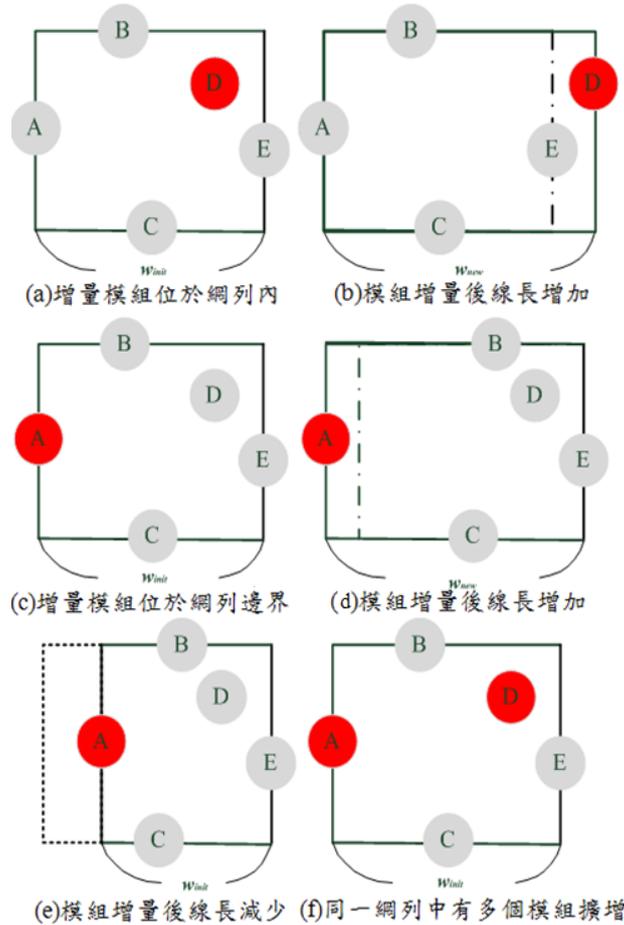


圖 5 網列擴增時之狀態示意圖

(c) 網列內同時有多個模組變更，如圖 5(f)，考量實際狀況在變更模組所在的同一個網列中，可能兩個或多個同時需變更之模組，在運算過程中可能產生更多的變因，足以影響原始網列大小甚至影響整個晶片的總繞線長度。

綜上可知，為避免因增量過程造成總繞線長度增加，因此式子(8)可用以限制繞線長度的增加。

$$\begin{aligned}
 vertical &= \max_y - \min_y \\
 horizontal &= \max_x - \min_x \\
 vertical + horizontal &\leq \varepsilon \times HPWL_{init} \\
 \varepsilon &> 0
 \end{aligned}
 \tag{8}$$

## 4. 實驗結果

在本論文中，以 PC 為實驗平台，CPU 時脈為 2.6GHz，記憶體為 1024MB，執行線性規劃之工具軟體為 Lingo 11。實驗所用的測試電路(benchmark)取自於 MCNC 之 ami33 電路模組。

以下實驗將探討平面規劃中限制繞線長度是否影響增量式平面規劃問題。圖 6 為初始平面規劃圖，面積為 1,436,400  $\mu\text{m}^2$ ，總繞線長度為 77,633.5 $\mu\text{m}$ 。在初始平面規劃圖中我們將隨機挑選與增量模組相連的網列，設定為關鍵路徑(critical path)，分別針對網列長度做不同容許範圍並進行水平優先移動策略。我們挑選在網列中與 28 號模組相連者和有移動過模組的相關網列，我們將限定這些網列移動後不可超過網

列原線長 10% 內不等之容許範圍。由於進行增量式平面規劃不會大規模的改變模組間的相對位置關係，所以網列長度只會少許變動。

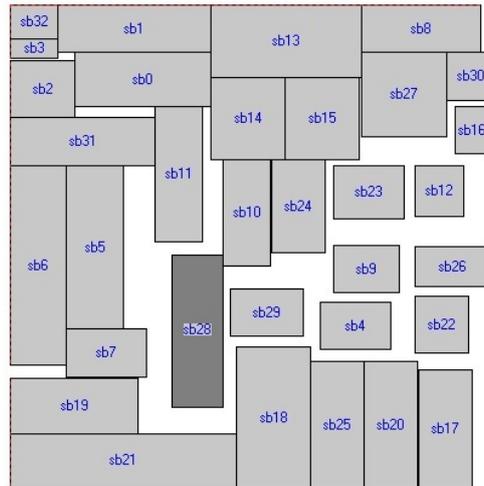


圖 6 ami33 初始平面規劃圖

圖 7 為在不允許線長增加情況下使用先水平移動再垂直移動策略的增量後平面規劃圖，因水平方向無法達成擴增之需求僅能向垂直方向做擴增，在移動過後的總繞線長度為 76,905 $\mu\text{m}$ 。圖 8 為在允許線長增加 3% 以上情況下所得之平面規劃圖，其中水平方向在線長限制下能夠擴增，因此線長限制條件越寬鬆，增量成功機率越高，移動過後的總繞線長度為 76,735 $\mu\text{m}$ 。圖 9 顯示不同網列長度增量限制對總繞線長度之比較表。由圖中可知，加入線長限制能有效降低總繞線長度最多 1.53%。

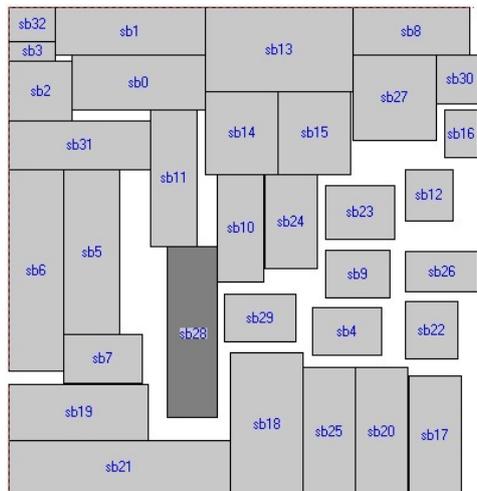


圖 7 網列增加 0% 之增量後平面規劃圖

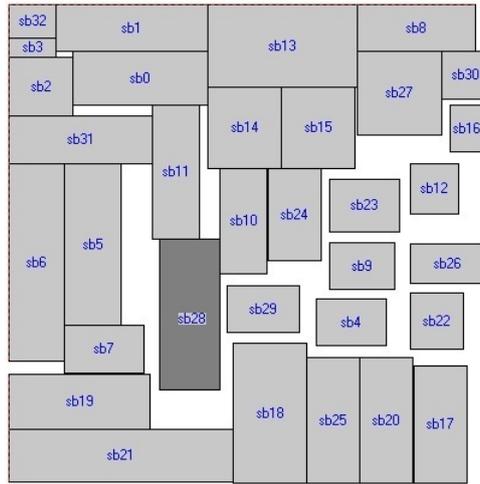


圖 8 網列增加 3%之增量後平面規劃圖

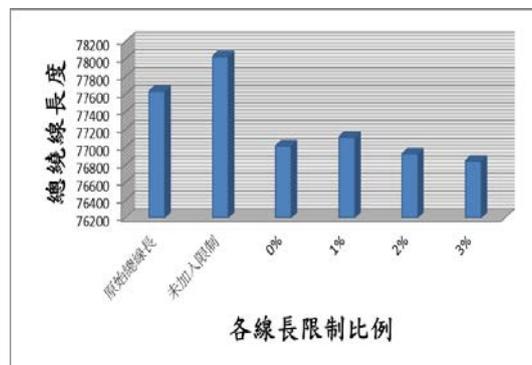


圖 9 增量前後繞線長度比較圖

## 5. 結論

在本文中，我們以數學規劃法來實現增量式平面規劃問題。實驗結果顯示當模組擴增面積小於周圍的閒置空間時，模組可以順利擴增而不影響模組間拓樸關係，反之，模組擴增面積大於周圍的閒置空間時，則必須推動其周圍的模組。未來我們將考慮設計一個3D IC 增量式平面規劃系統。

## 參考文獻

- 吳彬玄、習存榮、程仲勝，“考慮電磁相容之超大型積體電路平面規劃之研究”*Proceedings of the 2003 Taiwan Electromagnetic Compatibility Conference*, pp. 78-83, 2003
- 高一宏、潘佳信、孫文彥、程仲勝，“以限制閒置空間大小的群聚策略解決平面規劃問題” *Proceedings of Applications of Information, Management and Communication Technology Symposium*, Jun. 2006.
- 高一宏、程仲勝，“植基於CBL表示法之增量式平面規劃器”第一屆電資科技應用與發展學術研討會，Dec. 2006.
- 張家銘、陳建霖、程仲勝，“以整數線性法解決增量式平面規劃之研究”，第二屆電資科技應用與發展學術研討會，2007。
- 陳建霖、張家銘、程仲勝，“以數學規劃法解決增量式平面規劃之研究”第五屆微電子技術發展與應用研討會，May. 2007
- 張家銘、程仲勝、陳木松，“植基於Corner Stitching表示法之增量式平面規劃之研究”，碩士論文，2009。
- 莊易霖、張耀文，“考慮可繞性與電源供應之超大型積體電路擺置”，碩士論文，2010。
- T. C. Chen and Y. W. Chang, “Modern Floorplanning Based on  $B^*$ -trees and Fast Simulated Annealing” in *IEEE Trans. on Computer-Aided Design of Integrated Circuits and Systems*, vol. 25, no. 4, pp. 637--1135, Apr. 2006.